

Final de Arquitectura del Computador

1. Desarrollar un programa "assembly" para una arquitectura PC standard que permita recibir 32 bytes, por el puerto serie. El formato de los datos recibidos es 8 bits, 1 stop bit, paridad par, a 9600 baudios. La recepción de datos debe hacerse utilizando el sistema de interrupciones de la PC.
A continuación ordenar el primer bloque de 16 bytes en forma descendente, luego ordenar el segundo bloque de 16 bytes en forma ascendente. Finalmente hacer un interlaccado ("merge") de los dos bloques.
Finalmente reprogramar al sistema de interrupciones de la PC, para que el arreglo de datos sea sacado por el puerto Centronics, de manera que cada vez que se produzca una señal de interrupciones en el puerto centronics, (pin 10, señal -ACK), el dato correspondiente del arreglo se ponga en los 8 bits del puerto de datos del Centronics.
2. Multiprocesadores:
Desarrolle el tema "Redes Multitapa para multiprocesadores". En dicho desarrollo incluya una explicación de los siguientes términos:
 - a) Cajas de conmutación de barras cruzadas de 2×2 , (Con y sin memoria intermedia).
 - b) Red Banyan.
 - c) Conmutador de barras cruzadas de $a \times b$.
 - d) Red Delta.
 - e) Barajadura de q objetos.
 - f) Red delta de $a \times b$.
 - g) Red delta de $4^2 \times 3^2$.
 - h) Diagrama de bloques funcional básico de un módulo de barras cruzadas de 2×2 , (figura 7-37).