CHAÎNE D'ACQUISITION

I. Introduction et contexte

L'équipe GEPETTO possède de nombreux robots qui pour la plupart sont équipés de capteurs de couple au niveau de leurs articulations.

L'objectif de ce stage est alors de réaliser une chaîne d'acquisition électronique dans le but de conditionner et filtrer les différentes mesures du pont de Wheatstone à jauges de contraintes, dont le schéma global est donné ci-dessous.

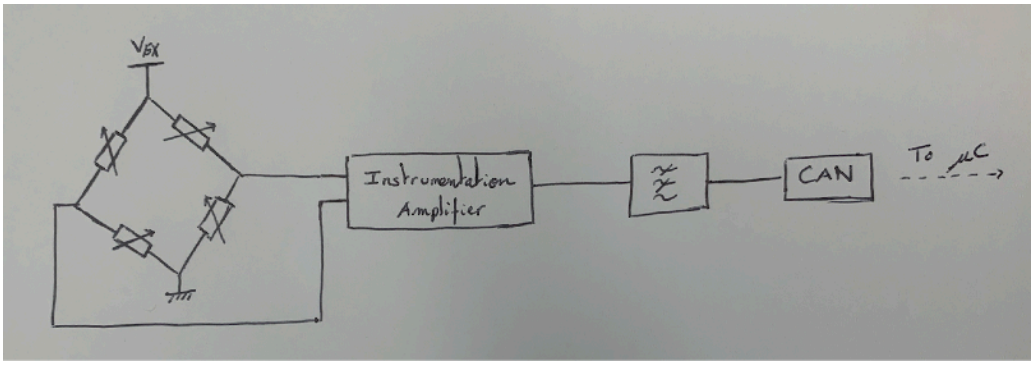


Figure 1. Schéma fonctionnel global de la chaîne d'acquisition

Expliquons désormais les éléments qui composent le système.

1. Le pont de Wheatstone à jauges de contraintes permet de mesurer de petites variations de tension, de l'ordre du millivolt, lorsqu'on applique une force à une des jauges. En effet, une jauge de contrainte est un fil électrique dont la résistance varie avec les déformations subies. Cette jauge est constituée d'un dépôt de semi-conducteur sur un substrat mince. La déformation du substrat s'accompagne d'une variation de résistance de la jauge. Il s'agit donc d'un capteur de déformation.

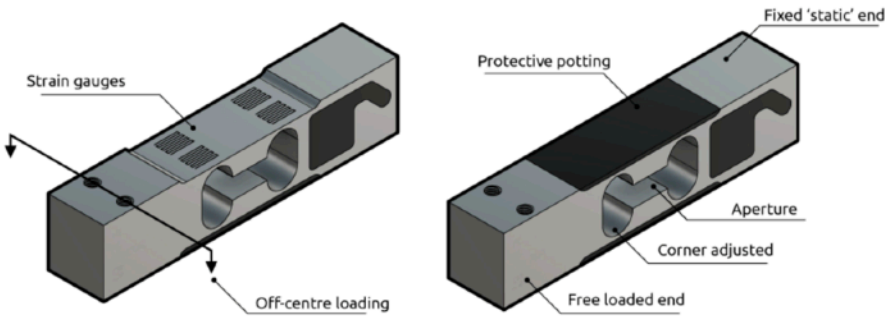


Figure 2. Représentation physique d'une jauge de contrainte

Deux points importants sont à considérer lorsqu'on travaille avec des jauges de contrainte : sa sensibilité dont la grandeur est en mV/V ainsi que la tension de sortie du capteur. En effet, celle-ci dépend à la fois de sa sensibilité et de la tension d'excitation du pont, qui sont des éléments qui auront un impact quant à la mesure réalisée.

2. Il paraît ensuite nécessaire d'amplifier la tension différentielle mesurée afin de la placer dans la FSR du CAN afin d'exploiter pleinement la résolution de celui-ci. En effet, la mesure s'effectue analogiquement mais sera par la suite traitée numériquement sur un micro-contrôleur, d'où la présence d'un convertisseur analogique-numérique en bout de la chaîne d'acquisition.

Il est important de bien comprendre le fonctionnement d'un amplificateur d'instrumentation, dont vous trouverez ci-après un point explicatif.

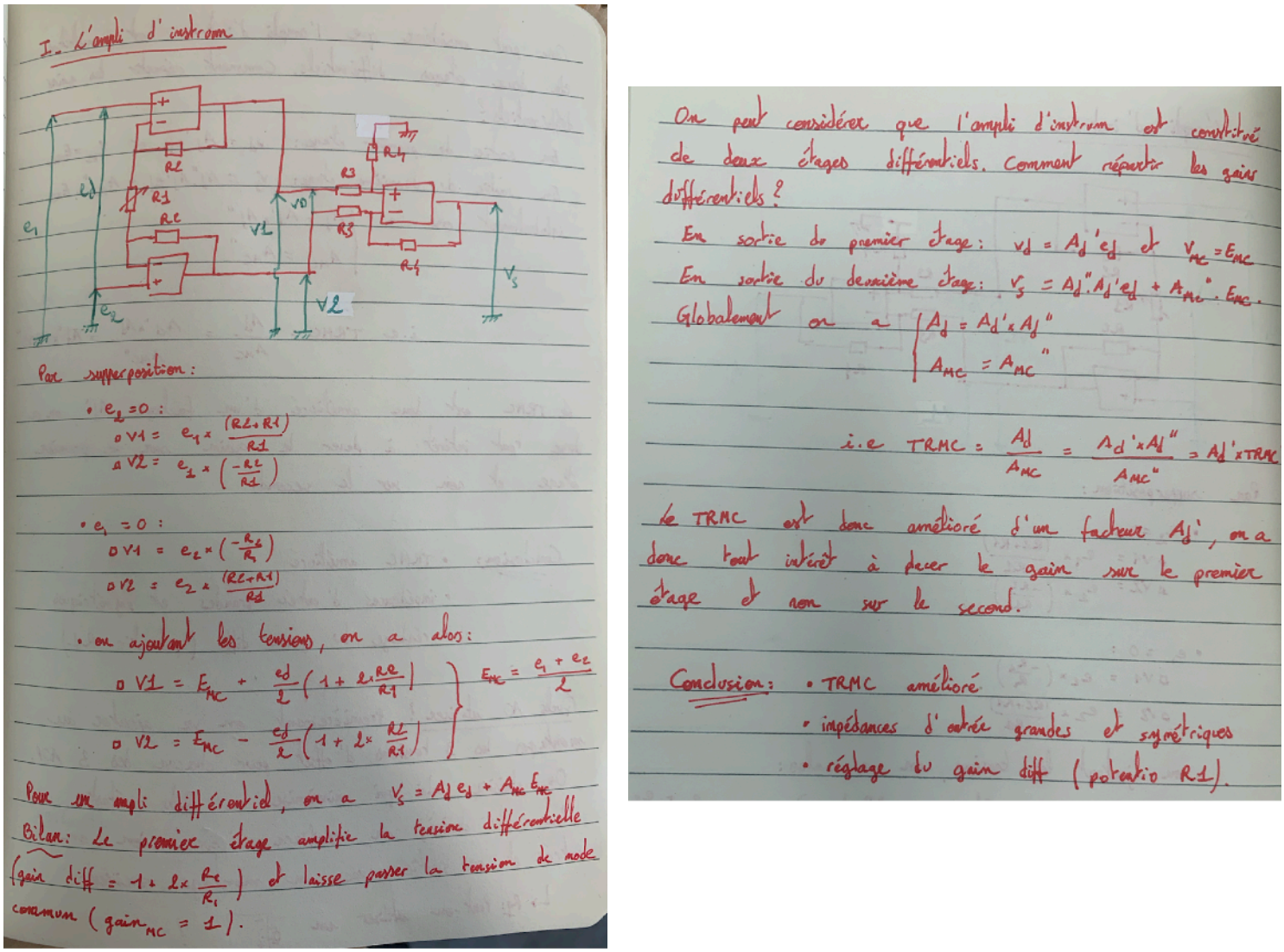


Figure 3. Point explicatif sur le fonctionnement d'un amplificateur d'instrumentation

Maintenant que nous avons bien compris comment fonctionne un amplificateur d'instrumentation, il est à noter que de nos jours, les amplificateurs d'instrumentation s'achète déjà tout fait. Le seul réglage de la résistance Rgain permet de fixer le gain de celui-ci.

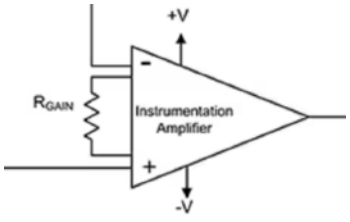


Figure 4. Schéma équivalent d'un amplificateur d'instrumentation

Mais alors pourquoi utiliser un amplificateur d'instrumentation plutôt qu'un simple gain ADC ? Listons les avantages et inconvénients de ceux-ci.

Amplificateur d'instrumentation	**Amplificateur d'instrumentation**	**Gain ADC**	**Gain ADC**
Avantages	Inconvénients	Avantages	Inconvénients
Précision et stabilité	Coût	Coût	Qualité du signal
Isolation électrique	Complexité	Simplicité	Limitation du gain
Flexibilité (BP, TRMC, …)			

Dans notre cas, il est nécessaire d'avoir un amplificateur d'instrumentation étant donné que celui-ci présente une grande impédance d'entrée et une faible impédance de sortie. Ainsi, on résout le problème d'adaptation d'impédance et le fait de mettre un amplificateur d'instrumentation ne viendra pas affecter les mesures.

Il faudra également tenir compte de la plage de gain que l'amplificateur peut fournir ainsi que son CMRR (Common Mode Rejection Ratio).

3. Ensuite, un des points importants de ce stage est la bande passante de la solution proposée. Dans notre cas, nous ne voulons pas garder les fréquences supérieures à 1kHz étant donné que l'on va échantillonner à 10kHz. Ainsi nous allons réaliser un filtre anti-repliement i.e un passe-bas avec une fréquence de coupure à 1kHz afin de ne garder que les informations pertinentes.

Il faut savoir qu'un filtre numérique déphase la bande passante tandis qu'un filtre analogique présente un déphasage nul. De plus, un filtre passif pose des problèmes d'adaptation d'impédance, ce qui n'est pas le cas pour les filtres actifs avec un ordre pair d'AO (abaque de Butterworth) car si on a un nombre impair d'AO, il faudra ajouter un suiveur, ce qui revient à obtenir un nombre pair d'AO.

4. Enfin, nous choisirons un CAN qui permettra la numérisation de la mesure afin qu'elle soit traitée numériquement par un micro-contrôleur dans le but d'un retour d'état du contrôleur du robot, en ayant bien en tête la différence entre un CAN Flash, semi-Flash, SAR, Delta-Sigma et un CAN à (double) rampe analogique.

De plus, il est nécessaire que le CAN choisi soit bipolaire afin de pouvoir mesurer des valeurs de tensions positives et négatives.

II. Recherche de solutions génériques

Maintenant que nous avons compris les enjeux de ce stage, il faut réaliser un panel de solutions génériques répondant à notre cahier des charges. En effet, nous ne savons pas encore à ce jour sur quel robot sera implémenté la chaîne d'acquisition électronique.

Pour cela, nous rechercherons des composants qui permettent chacun la réalisation d'une fonction de la chaîne d'acquisition ainsi que des composants qui permettent la réalisation de plusieurs fonctions de la chaîne d'acquisition.

Solution 1 : Fonction indépendantes + CAN Delta-Sigma différentiel

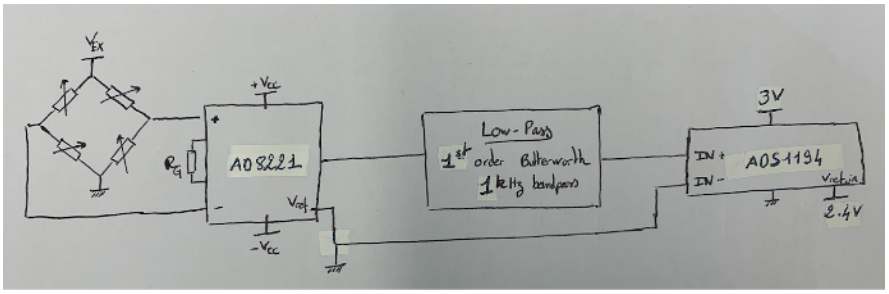


Figure 5. Schéma global de la solution n°1

AO d'instrumentation : AD8221 (Vcc = ± 15V, gain ∈ [1 ; 1000], CMRRmin = 80dB)

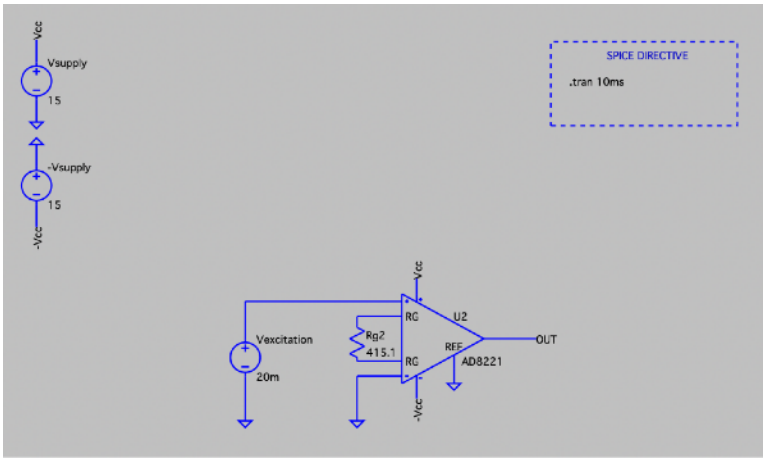
À titre d'exemple, pour le modèle RS185-5981 de jauges de contraintes, on a :

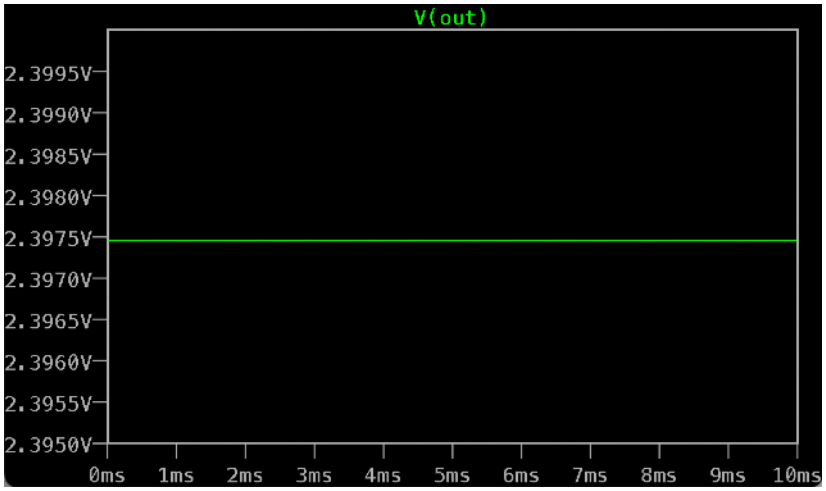
Spont = 2 mv/V

Vcapteur = Spont x Vex = 2 mV/V x 10 V

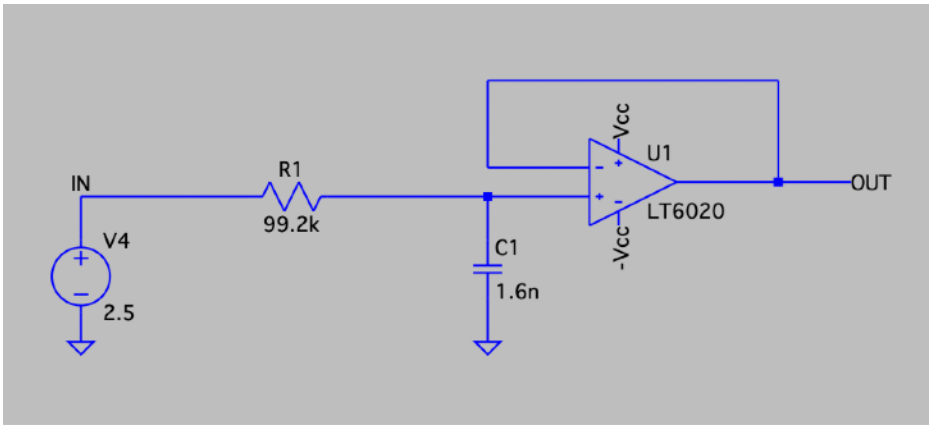
= 20 mV

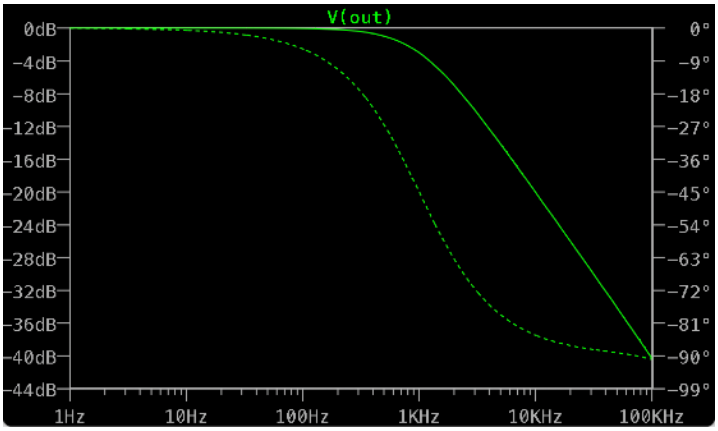
Ainsi, il faut amplifier le signal de 20mV à 2.4 V (adaptation à la FSR du CAN), soit un gain de 120. Alors avec la relation de sélection du gain de l'AD8221 (Rg = 49.4kohm / (G -1)), on trouve un résistance de gain Rg = 415.1 ohm.





Filtre passe-bas :





On a ici un passe-bas d'ordre 1 avec une fréquence de coupure à 1kHz. En effet, on échantillonne à 10kHz, ainsi le théorème de Shannon-Nyquist veut que fc < 2fe, alors fc = 1kHz répond au cahier des charges.

CAN : ADS1194 (Delta-Sigma 16 bits, 4 chanels, max 8kSPS, Vref = 2.4V, FSR = ±2.4V)

Pour le fonctionnement d'un CAN delta-sigma, le signal de sortie {yk} est assimilable à une tension codée en largeur d'impulsion variant entre l'état logique 0 et 1.
Les zones de faibles pentes du signal d'entrée présentent peu de transitions alors que les zones de plus fortes pentes sont riches en transitions.
Le passage du signal numérique à haute fréquence {yk} à un signal de fréquence plus faible est réalisé sur la base d'un calcul de valeur moyenne. On peut par exemple déterminer la moyenne arithmétique de n valeurs consécutives de y(t) pour former un échantillon z(t) puis ne conserver qu'un échantillon sur n : c'est le processus de décimation (fz = fy/n).
Pour un comparateur dont l'amplitude est A avec une fréquence d'échantillonnage fe, la pente maximale que peut poursuivre le système est pmax = Afe. Si dx(t)/dt > pmax alors il y a distortion i.e saturation de la pente. Dès lors, le bruit acceptable lié à la saturation de la pente dépend directement de la largeur de bande du signal d'entrée. Ainsi, un choix de pmax assez grand autorisera une forte variation du signal (plus contraignant que le critère de Shannon).

Solution 2 : AD7731 - Composant tout intégré

AD7731
(*Bridge Transducer ADC*)

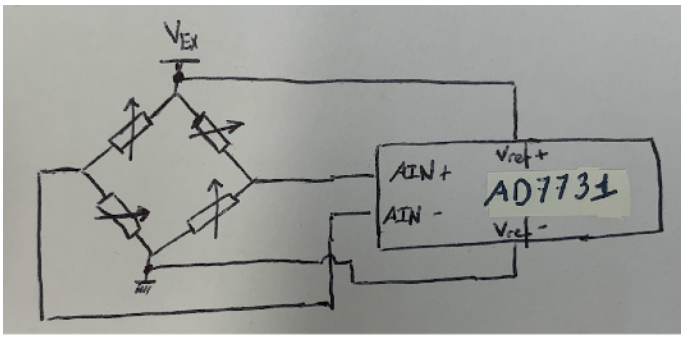
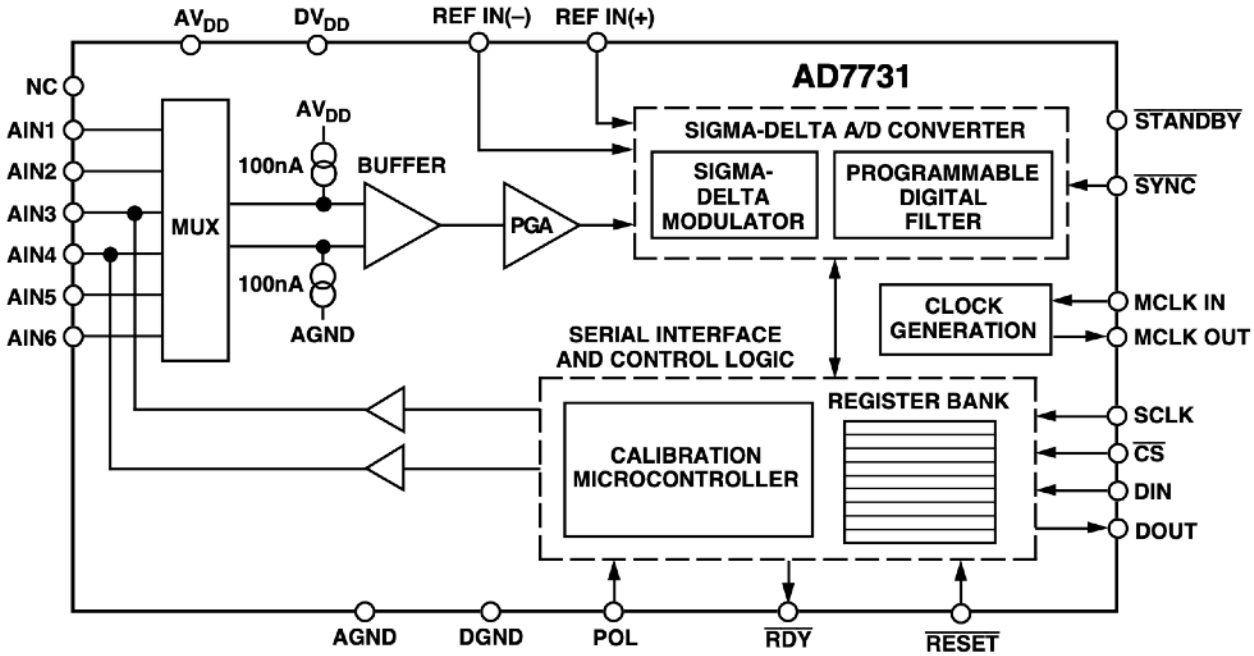


Figure 6. Schéma global de la solution n°2

Caractéristiques : output data rate up to 6.4 kHz
Programmable gain front-end
Programmable filter cutoffs
24 bits Delta-Sigma ADC
3 Variable analog inputs through multiplexor
7 Bipolar ranges ±10mV, ±20mV, ±40mV, ±80mV, ±160mV, ±320mV, ±640mV, ±1.28V



Solution 3 : AD4130 - Composant tout intégré

AD4130-8

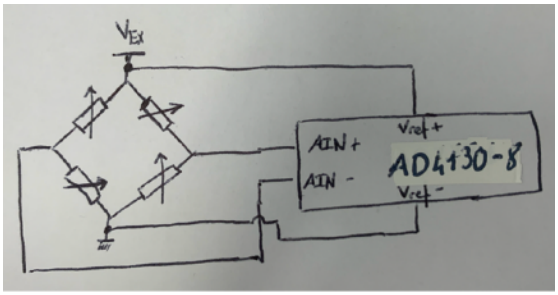
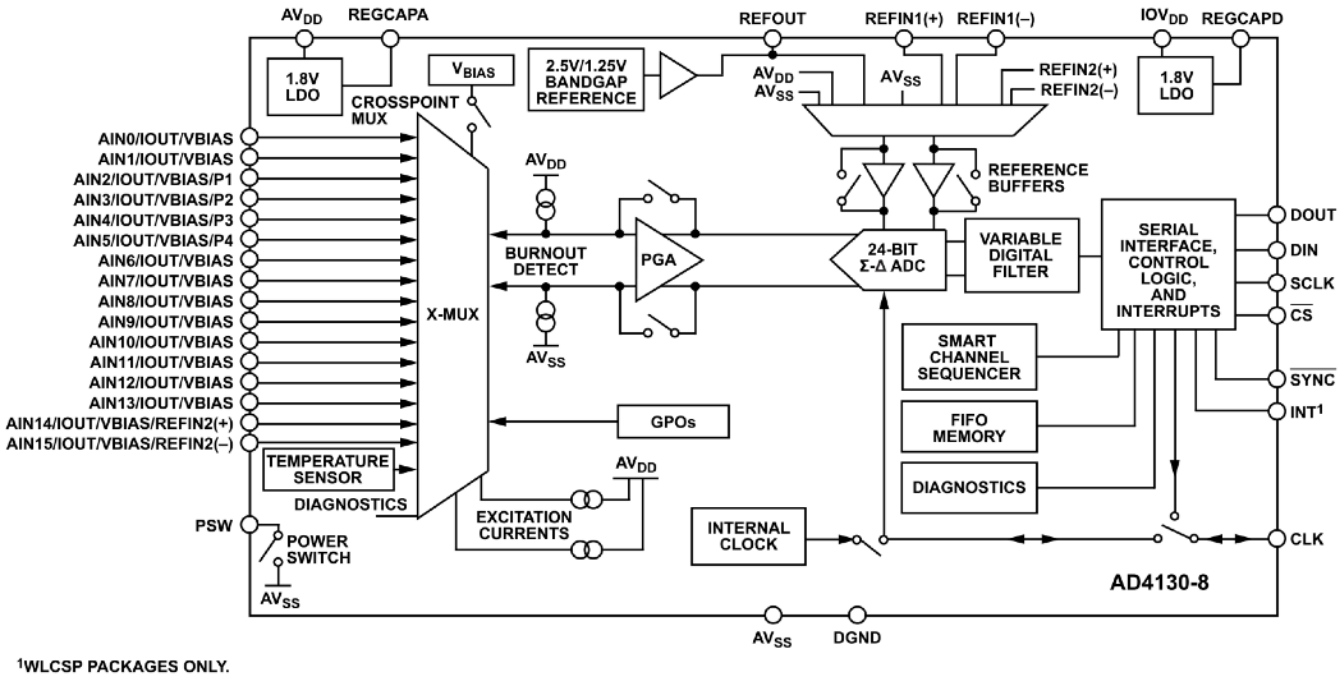


Figure 7. Schéma global de la solution n°3

Caractéristiques : output data rate from 1.17SPS to 2.4kSPS
PGA with rail-to-rail analog input
Variable digital filter
24 bits Delta-Sigma ADC
Variable analog inputs through multiplexor



Solution 4 : ADS1235-Q1 - Composant tout intégré

ADS1235-Q1

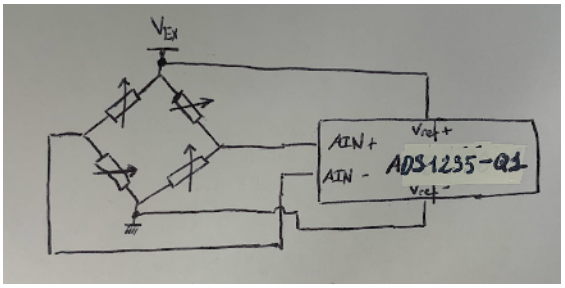
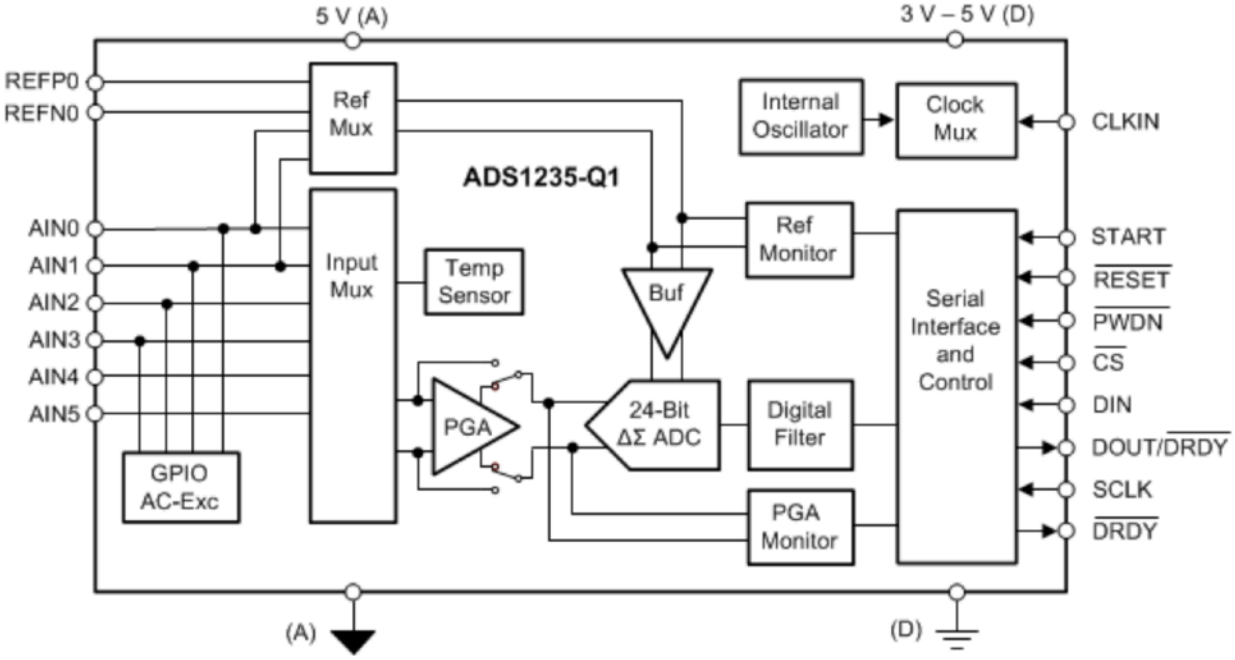


Figure 8. Schéma global de la solution n°4

Caractéristiques : output data rate from 2.5SPS to 7.2kSPS
Low noise PGA, gain : 1, 64 and 128.
Digital filter
24 bits Delta-Sigma ADC
Variable analog inputs through multiplexor (3 differentials or 5 single)
Wide input voltage range : ±7mV to ±5V
AC or DC bridge excitation option



III. Choix de la solution retenue

Après diverses discussions avec plusieurs personnes du domaine de l'électronique, nous avons fait le choix d'opter pour l'ADS1235-Q1 **[1]** qui semblent répondre le plus à nos besoins.

Nous avons alors rapidement commander sa carte d'évaluation associée **[2]** afin d'avoir un point de comparaison sur étagère tout en ayant à l'idée d'éventuellement poursuivre les recherches et le développement d'une autre solution.

Dès lors, les premières investigations ont commencé, notamment concernant l'application note '*Reduce Bridge Measurement Offset and Drift Using the AC Excitation Mode'* **[3]** qui nous a permis de comprendre une des fonctionnalités qui nous intéressait le plus, l'excitation AC. En effet, contrairement à l'excitation DC, plus traditionnelle, du pont de Wheatstone, ce type d'excitation permet alors de polariser le pont avec une porteuse, typiquement sous la forme d'un sinus, permettant la modulation du signal que l'on viendrait ainsi démoduler par multiplication avec cette même porteuse en sortie de l'amplificateur d'instrumentation. Cette technique permet de réaliser un décalage en fréquences afin d'effectuer la mesure dans une plage de fréquence s plus élevées, à l'écart des bruits en basses fréquences tels que le bruit de Johnson lié à l'agitation thermique dans les résistances, le bruit de Grenaille des diodes intrinsèques à l'ADS1235-Q1, ou bien même le bruit en 1/f, avant de se ramener à notre plage de fréquences d'origine par démodulation.

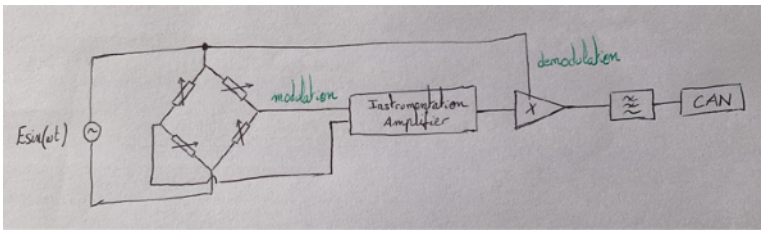


Figure 9. Schéma de principe de la mesure de détection synchrone

Cependant, l'excitation AC dont l'ADS1235-Q1 prend en compte n'est pas un sinus comme on vient de l'expliquer précédemment mais est en réalité un carré, dont les signaux de contrôle sont gérés soit par deux GPIOs ou soit par les quatre GPIOs du composant. Dès lors, un bridge driver permettra l'alternance de Vexc+ et Vexc- par l'utilisation de NMOS et PMOS. Il faudra faire attention à laisser passer la fréquence d'excitation du carré lors de la partie filtrage afin de pouvoir par la suite réaliser la démodulation sans perdre les informations utiles.

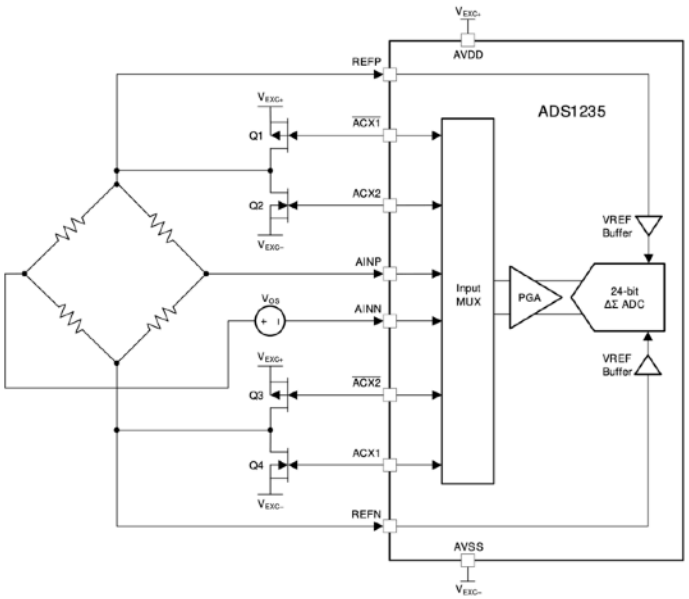


Figure 10. Circuit de l'excitation AC en mode 2 ou 4 fils

Pendant le temps d'acheminement de la carte d'évaluation par Texas Instruments, qui embarque à la fois une partie analogique permettant l'acquisition et le traitement de la mesure et à la fois une partie numérique avec un micro-contrôleur Atmel, nous avons fait le choix de designer notre propre PCB sur KiCAD qui comporterait uniquement la partie analogique avec notamment l'ADS1235-Q1, les filtres analogiques sur les différentes entrées du composant, le bridge driver et le bipolar supply +2.5V et -2.5V. Cela nous permettrait alors d'avoir notre propre micro-contrôleur externe à la carte et ainsi une certaine liberté sur le choix du langage de programmation, et tant d'autres…

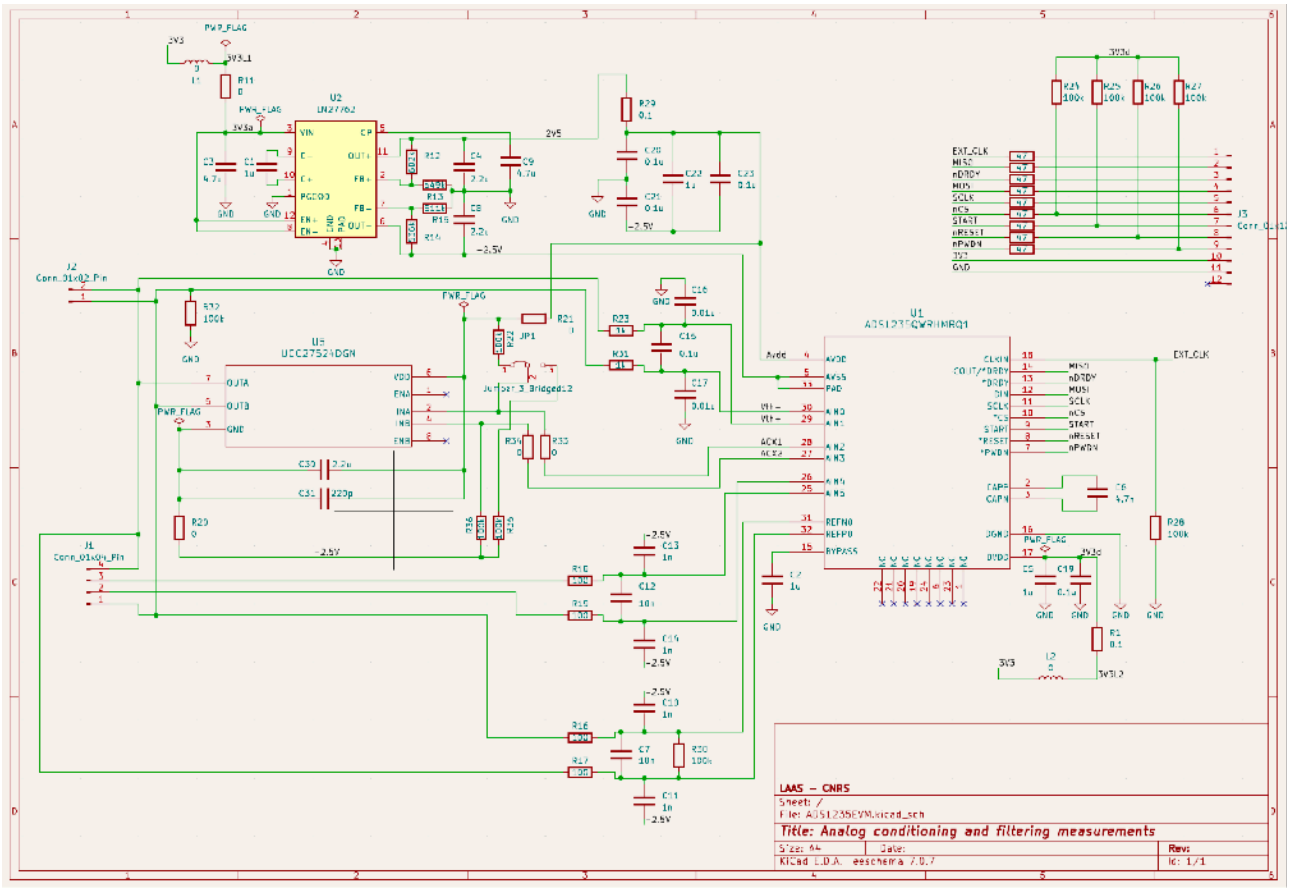


Figure 11. Schématique de la partie analogique

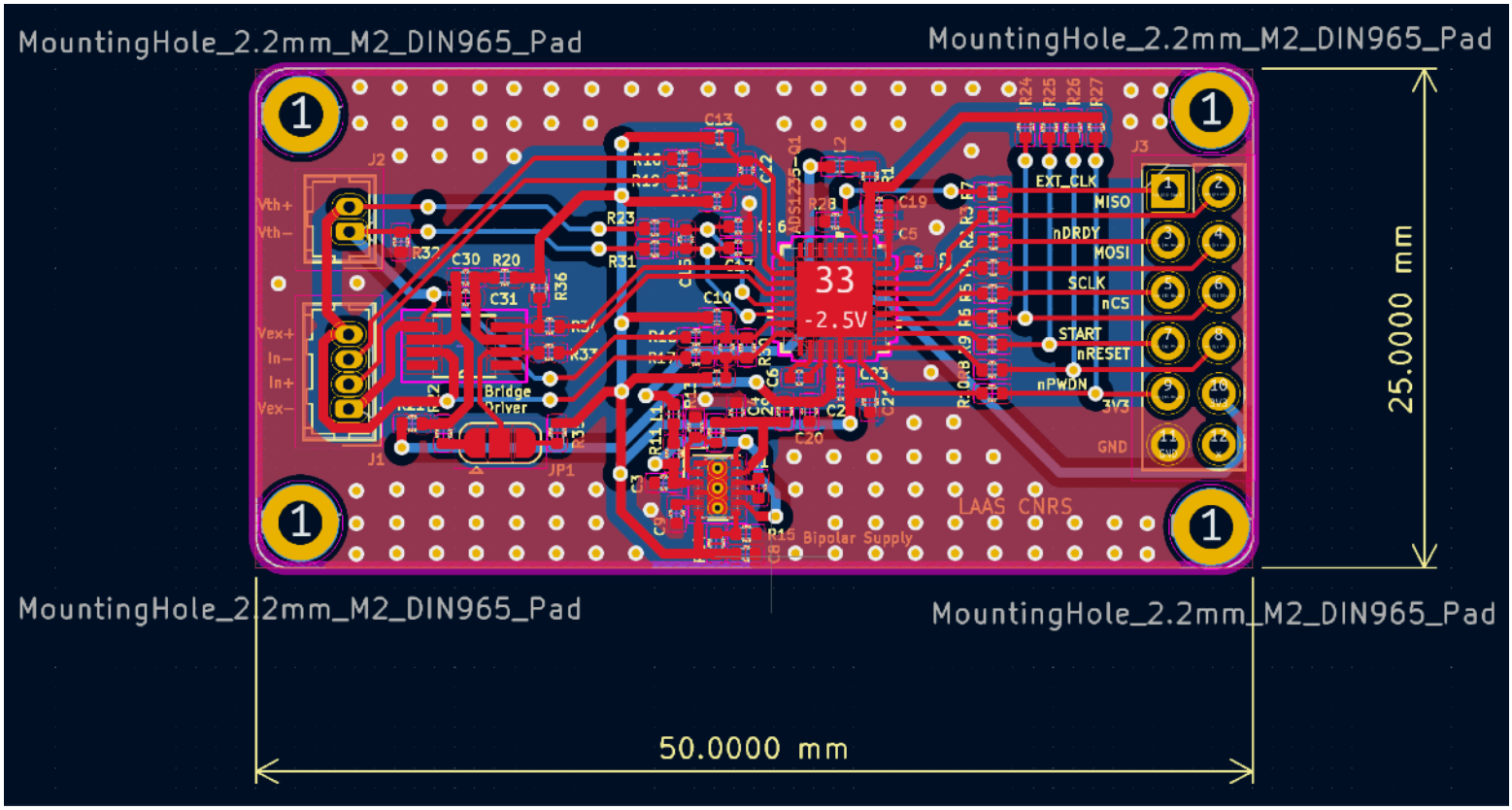


Figure 12. Routage de la partie analogique

Désormais, avant d'envoyer les fichiers Gerber en fabrication chez JLCPCB, il a fallu démontrer une preuve de concept avec la carte d'évaluation reçue entre temps.

Pour cela, il a fallu programmer l'ensemble des registres nécessaires quant à la configuration de l'ADS1235-Q1. Dans un premier temps, nous avons utilisé une cible Arduino Nano 33 IoT mais nous nous sommes vites rendu compte que nous ne pourrions pas garantir les 7200SPS que nous offre l'ADS1235-Q1, notamment à cause des serial.print( ) qui prennent beaucoup de temps. Nous sommes alors passés sur des claviers Raspberry Pi 400 qui embarque des Raspberry Pi 4 dont la mise en oeuvre en langage python du mécanisme DMA était nécessaire pour garantir une vitesse de liaison SPI permettant de transmettre les 7200SPS de l'ADC. En effet, le mécanisme de Direct Access Memory (DMA) est une fonctionnalité de certaines architectures de bus informatiques qui permet l'envoi direct des données d'un périphérique vers la mémoire sans passer par le microprocesseur, accélérant ainsi le fonctionnement global du système.

Par ailleurs, le fait de concevoir sa propre carte électronique nous a permis d'ajouter un circuit de mesure de température du pont de Wheatstone par utilisation d'une NTC **[4]** connectée sur deux des entrées analogiques libres de l'ADS1235-Q1. En effet, il est important de contrôler la température des jauges de contraintes étant donné que les variations de températures peuvent affecter la stabilité et l'équilibrage du pont, pouvant entraîner des erreurs dans la lecture.

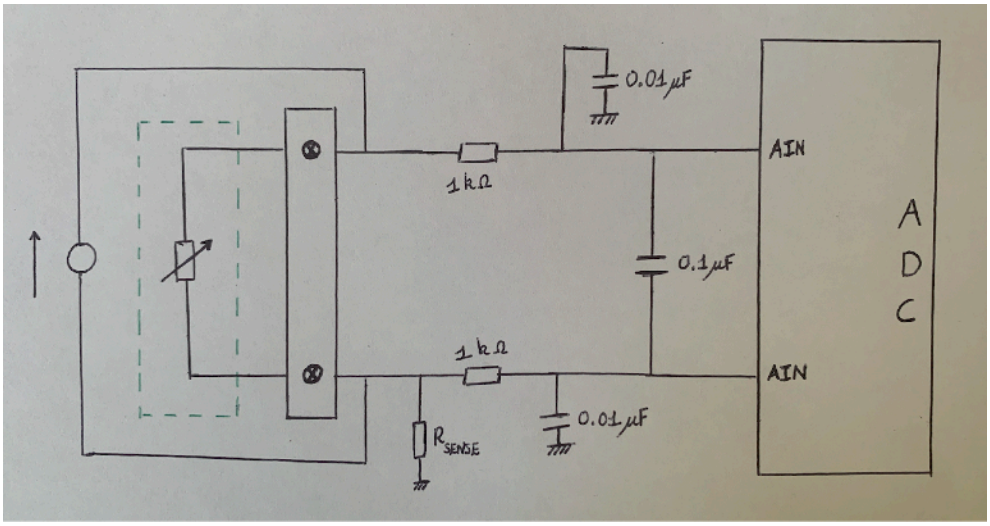


Figure 13. Circuit de mesure ratiométrique de température

Mais alors comment choisir la bonne NTC ? Il est à noter que les thermistances sont listées par leur valeur nominale, c'est-à-dire la valeur de la résistance à 25°C, ainsi quand on parle d'une thermistance de 10kΩ cela signifie que sa valeur est égale à 10kΩ à 25°C. Aussi, les thermistances ont des précisions différentes. Les thermistances standard ont généralement une précision de 0,5 °C à 1,5 °C ainsi qu'une certaine tolérance. Dans notre cas, une simple précision au degré Celsius suffit.

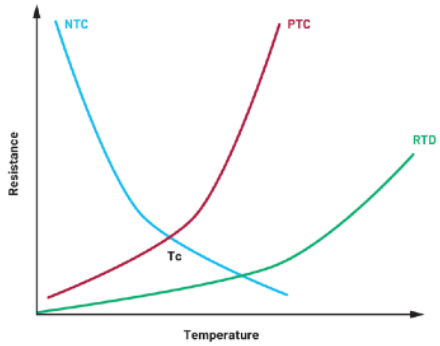


Figure 14. Thermistance 10kΩ-NTC à visser



Figure 15. Thermistance 10kΩ-NTC à coller

Ici on parle de NTC (pour Negative Temperature Coefficient) car comme le recense la **Table 1**, ce sont les thermistances qui possèdent le meilleur compromis entre coût, gamme de mesure de température et rapide détection de petites variations de température. L'allure typique de la caractérisation de la réponse de thermistance sont les suivantes :



De plus, les thermistances sont caractérisées par un facteur Beta propre à chaque constructeur. On passe alors aisément de la valeur de la résistance à une température en degré Celsius grâce à l'équation de Steinhart-Hart.

$$\beta = \frac{ln\left(\frac{R_{T1}}{R_{T2}}\right)}{\left(\frac{1}{T_1} - \frac{1}{T_2}\right)}$$

Where:

R_{T1} = Resistance at Temperature 1

R_{T2} = Resistance at Temperature 2

T_1 = Temperature 1 (K) T_2 = Temperature 2 (K)

Equation 1. Équation de Steinhart-Hart

Parameters	NTC Thermistors	PTC Thermistors	RTDs
Temperature Range	–80°C to +300°C	60°C to 120°C	–200°C to +850°C
Temperature Coefficient	Negative	Positive	Positive
Linearity	Exponential	Exponential	Near linear
Sensitivity	High	High	Low
Response Time	Fast	Fast	Slow
Excitation	Required	Required	Required
Self-Heating	Yes	Yes	Yes
Wiring Configuration	2-wire	2-wire	2-wire, 3-wire, 4-wire
Cost	Inexpensive to moderate	Inexpensive	Moderate to expensive
Size	Small	Small	Medium

Table 1. Thermistances VS RTDs

Un des problèmes rencontrés est le fait que le output data rate est fortement affecté lorsque l'on décide d'exciter le pont de Wheatstone avec un signal alternatif. En effet, lorsque ce mode d'excitation est choisi, le output data rate dépend fortement de l'ordre du filtre digital voulu ainsi que le start-conversion delay, ce qui nous amène à ne plus pouvoir atteindre les 7200SPS que nous offre l'ADC comme le relève la **Figure 16** ou bien même la visualisation du data rate à l'oscilloscope par l'observation de la fréquence à laquelle se produit nDRDY.

MODE0 Settings	
DR[4:0] - nominal data rate (SPS)	7200
FILTER[2:0] - filter type	SINC4

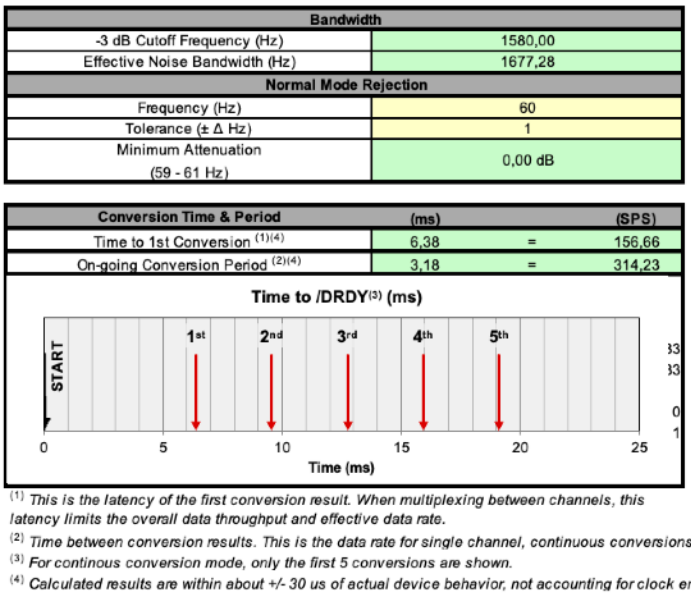
MODE1 Settings	
CHOP[1:0] - chop mode	Chop or AC-exc. mode
CONVRT - conversion mode	Continuous mode (default)
DELAY[3:0] - conversion start delay	2.27 ms

Clock	
Clock Frequency, f_{CLK} (MHz)	7,3728 MHz

Notes:

- The actual data rate and /DRDY period will scale with the clock frequency.

- The "Clock Frequency" field only needs to be changed if you are using an external clock source with a different frequency, or if you are evaluating the effects of the clock frequency tolerance on the digital filter response.



Bandwidth	
-3 dB Cutoff Frequency (Hz)	1580,00
Effective Noise Bandwidth (Hz)	1677,28
Normal Mode Rejection	
Frequency (Hz)	60
Tolerance (± Δ Hz)	1
Minimum Attenuation (59 - 61 Hz)	0,00 dB

Conversion Time & Period	(ms)		(SPS)
Time to 1st Conversion [1][4]	6,38	=	156,66
On-going Conversion Period [2][4]	3,18	=	314,23

[1] *This is the latency of the first conversion result. When multiplexing between channels, this latency limits the overall data throughput and effective data rate.*
[2] *Time between conversion results. This is the data rate for single channel, continuous conversions.*
[3] *For continous conversion mode, only the first 5 conversions are shown.*
[4] *Calculated results are within about +/- 30 us of actual device behavior, not accounting for clock errors.*

Figure 16. Influence du filtre digital sur le data rate

Cela est simplement expliqué par le passage de l'article *Calculating Conversion Latency and System Cycle Time for Delta-Sigma ADCs (Rev.A)* suivant : *"After initiating a conversion, the low-latency and sync filters both take two complete first conversion latency periods - each including programmable delay and ADC overhead time - before the first conversion result is ready. This is because the input signal polarity is swapped after each conversion, requiring the digital filter to reset each time."* **[5]**
Le choix retenu était alors de ne pas polariser le pont de jauges en AC, de toute façon on s'en douter que cela n'allait pas être réalisable étant donné que dans la carte d'évaluation, la démodulation se fait après l'échantillonnage, ainsi il aurait fallu laisser passer la fréquence de la porteuse lors de notre filtrage passe-bas.

Par ailleurs, l'objectif final du stage est de comparer les valeurs de couple de nos propres PCBs vis-à-vis de ceux embarqués sur Talos afin d'évaluer les performances de nos cartes. Ainsi, il était nécessaire de changer de cible pour des soucis de compacité. Nous avons alors laissé de côté les claviers Raspberry Pi embarquant des RPi400 pour choisir un ESP32. Celui-ci a également l'avantage d'inclure directement un convertisseur UART/USB permettant la visualisation des datas sur le PC de Talos lors de nos expérimentations. Qui dit utilisation de l'UART pour la visualisation des données, dit inclure un octet de synchronisation afin de savoir exactement où la trame commence ainsi qu'un compteur 16bits afin de vérifier que nous ne perdons pas une trame en cours de route. Ainsi, une trame typique envoyée en UART est représentée en **Figure 17**.

SYNC	*COUNTER*	*TORQUE_VALUE*
31	0001	000000

Figure 17. Trame typique envoyée en UART (représentation hexa)

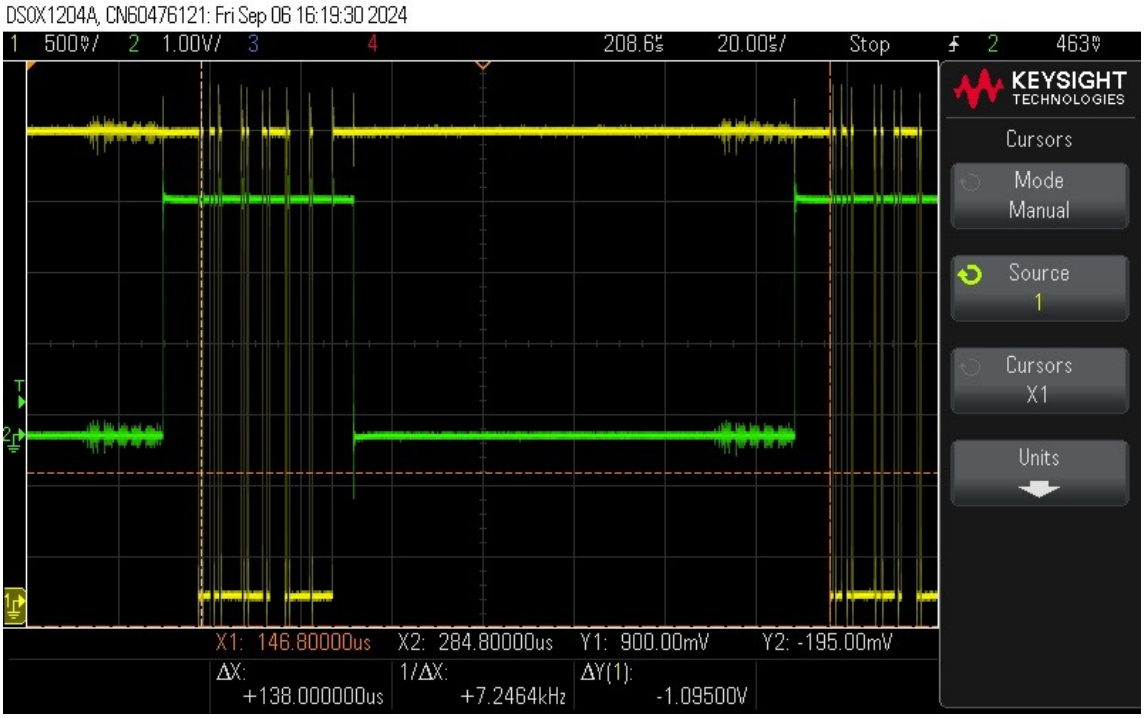


Figure 18. Trame UART à l'oscilloscope. Vérification des 7200Hz

Par conséquent, il a fallu réadapter le code afin de repasser sur l'IDE Arduino (conversion de language Python vers language C) et inclure les fonctionnalités désirées.
Cependant, l'ESP32 embarque un CP2102, faisant office de convertisseur UART/USB, qui s'est révélé être assez limité en terme de vitesse de communication série. Il a donc fallu changer de micro-contrôleur afin de passer sur un Raspberry Pi Pico. L'avantage étant qu'il supporte le code programmé auparavant et surtout le fait qu'il communique à l'ordinateur directement via l'USB i.e qu'il fait de l'UART virtuel. Ainsi, la communication série ira le plus vite que l'USB le peut et ainsi il n'est donc pas nécessaire de spécifier une vitesse de communication dans le code à flasher.

En parallèle de cela, nous avons reçu nos 5 PCBs et une des priorités était de réaliser le câblage afin de les tester. Pour cela, j'ai eu l'occasion de suivre une formation soudure à l'atelier électronique et ainsi j'ai pu réaliser l'ensemble du processus pour câbler un de nos PCBs. Nous avons dans un premier temps, appliqué de la crème à braser sur les différentes empreintes de la carte, à l'aide d'un masque envoyé par JLCPCB. Ensuite, nous avons placé les différents composants de taille 0402 à leurs différents endroits respectifs. Enfin, nous avons passé les cartes au four afin de faire adhérer les composants à la carte en chauffant la crème appliquée au préalable.



Figure 19. Poste de travail pour câblage de nos PCBs

Après avoir vérifié qu'il n'y avait pas de court-circuit, nous avons alimenté la carte afin de réaliser un test de bon fonctionnement et celui-ci s'est révélé positif ! Désormais, il était important de mesurer les différents niveaux de bruits entre nos cartes et la carte d'évaluation de Texas Instruments, présentés en **Figure 20**.

Board / Condition	Nominal
EVM	0.044NRMS
PCB	0.065NRMS

Figure 20. Comparaison PCB vs EVM des niveaux de bruits

Cette comparaison a révélé une différence de niveaux de bruits entre les PCBs et la carte d'évaluation. Cela semble donc étrange d'avoir sensiblement le double de bruit étant donné que nos PCBs sont basés sur le routage de la partie analogique de la carte d'évaluation. Nous avons alors lancé une série de tests afin d'essayer l'identification de ce qui pourrait causer cette différence de bruit.

Force Sensor Data

Board / Condition	Nominal	Without sertissage Without blindage With resistor	Without sertissage Without blindage Without resistor	With sertissage With blindage With resistor	With sertissage Without blindage With resistor	With sertissage With blindage Without resistor	With sertissage Without blindage Without resistor
EVM	0.044NRMS						
PCB		0.065NRMS	0.061NRMS	0.060NRMS	0.063NRMS	0.072NRMS	0.072NRMS

Figure 21. Tableau récapitulatif de la recherche des différences de niveaux de bruits

Nous avons en effet utiliser une alimentation linéaire afin de nous fournir un 3.3V “propre”, enlevé une résistance de 100kΩ au niveau du filtre analogique de l’entrée différentielle REF, serti le capteur directement au connecteur du PCB, utilisé un blindage pour ce même câble. Tous se sont révélés pas assez concluants dans cette recherche de différence de niveau de bruits.

Voici alors une des pistes à privilégier : Lors de notre commande de composants auprès de Mouser, nous avons choisi des composants dont la valeur est exacte jusqu’à 1% de précision mais cependant nous n’avons pas écouter les recommandations du constructeur cité dans la partie “Layout Guidelines” à la fin de la datasheet de l’ADS1235. Il serait alors judicieux d’essayer de câbler un autre PCB avec les types de capacitances recommandés.

C0G capacitors are preferred for the analog input filters. Evaluate other types of capacitors carefully for input filtering use. Use a C0G-type capacitor for the CAPP to CAPN capacitor. Use X7R-type capacitors for the power supply decoupling capacitors. High-K type capacitors (Y5V) are not recommended. Place the capacitors as close as possible to the device pins using short, direct traces. For optimum performance, use low-impedance connections on the ground-side connections of the bypass capacitors.

Figure 22. Extrait de la partie “Layout Guidelines” de l’ADS1235

Par ailleurs, nous avons réalisé un support à la découpe laser afin de fixer le PCB et le micro contrôleur Pi Pico dans le but d’obtenir un système final plus professionnel et plus compact.

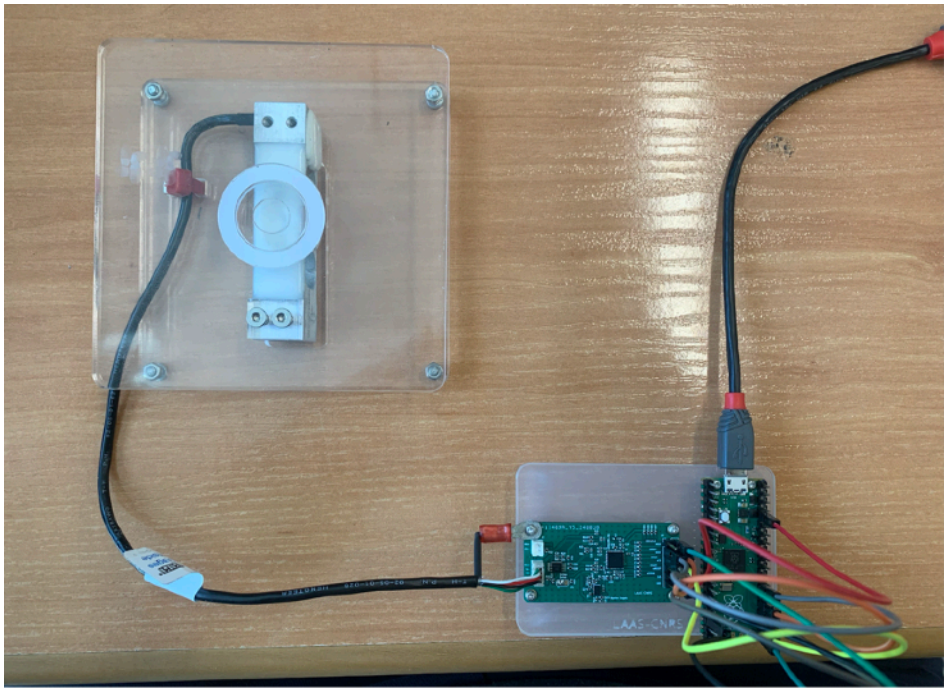


Figure 23. Système Force FrontEnd final

Enfin, nous avons effectué un test sur Talos afin de comparer les résultats obtenus entre la carte de PAL Robotics et la notre quant à l'acquisition et le conditionnement de la mesure de couple. Pour cela, nous nous sommes brancher au capteur de couple du coude de TALOS et lui avons indiqué la réalisation d'une succession d'un même mouvement faisant intervenir la mobilité du coude de TALOS. Ensuite, les données sont récupérées via le PC associé au robot et sont extraites et affichées par le biais de notre parseur écrit en python.



Figure 24. Expérimentation mesure de couple sur TALOS

Il est à noter que l'entreprise PAL Robotics échantillonne à 2kHz alors que nous, nous échantillonnons à 7.2kHz.

Nous avons alors effectué un post-traitement des data que nous présentons ci-après. Cela comprend la réalisation d'un filtre numérique dont la fréquence de coupure a été fixé à 1kHz, l'affichage d'un sample sur quatre afin d'approcher au plus possible les 2kHz d'échantillonnage de PAL Robotics.

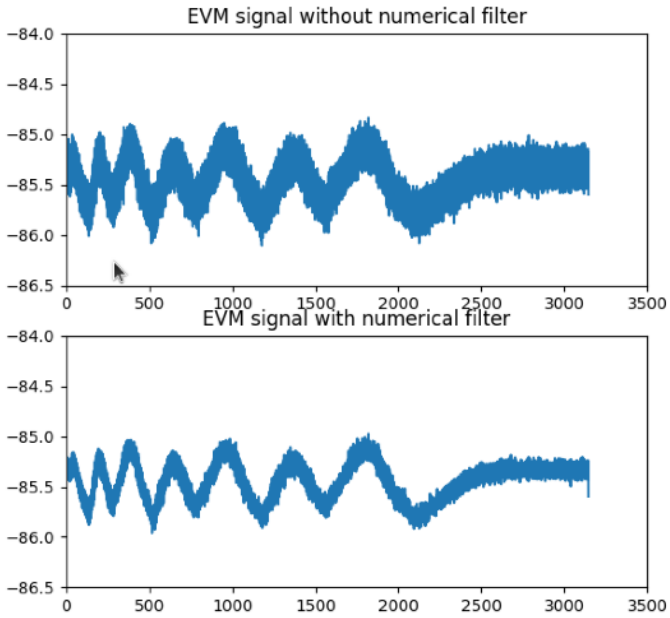


Figure 25. EVM avec et sans filtre numérique et sampling à 2kHz

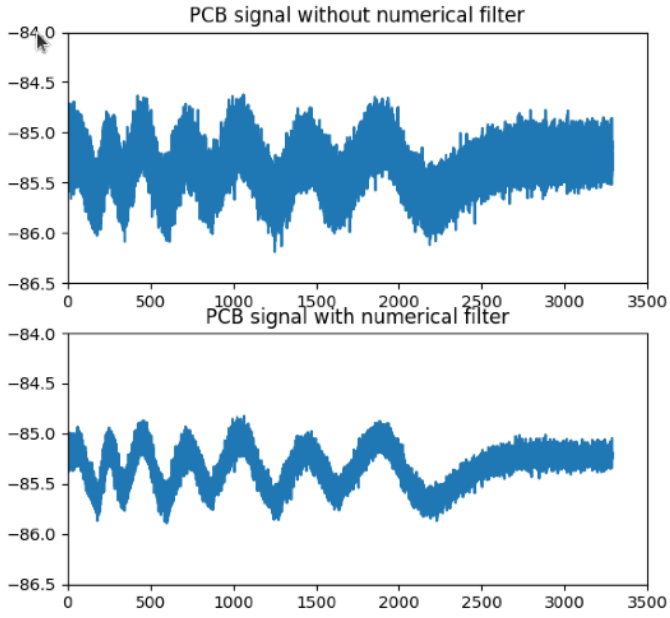


Figure 26. PCB avec et sans filtre numérique et sampling à 2kHz

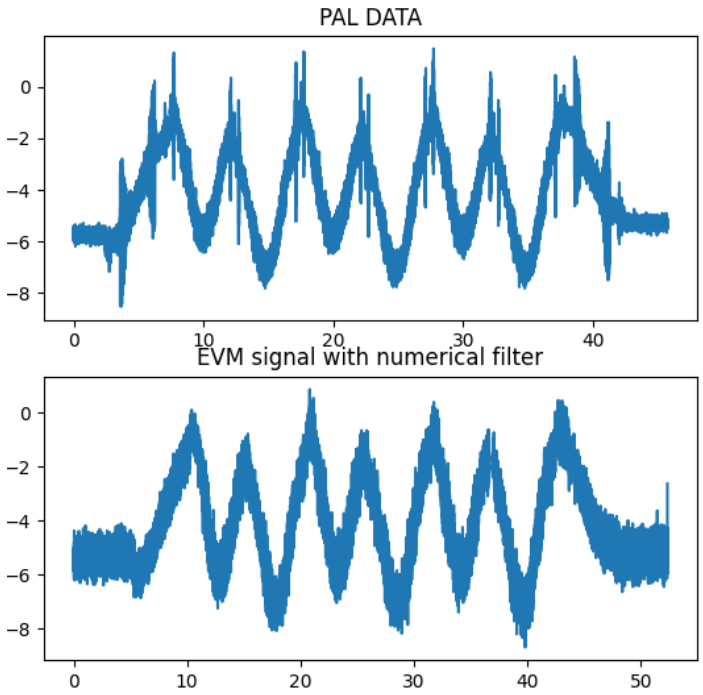


Figure 27. Comparaison entre les données de l'amplificateur de PAL et celle de notre carte d'évaluation avec une mise à l'échelle

La **Figure 27** présente les données conditionnées par l'amplificateur de notre carte d'évaluation en ayant réalisé une mise à l'échelle en cherchant le biais et l'amplification qui font que des versions très filtrés des deux signaux, ici à 10Hz, aient le même biais et la même variance.

https://github.com/Iam-JB/LAAS-ForceFrontEnd

[1] : https://www.ti.com/lit/ds/symlink/ads1235-q1.pdf?ts=1723444695659

[2] : https://www.ti.com/lit/ug/sbau293a/sbau293a.pdf?ts=1723384426829

[3] : https://www.ti.com/lit/ab/sbaa290a/sbaa290a.pdf
ts=1723451338859&ref_url=https%3A%2F%2Fwww.ecosia.org%2F

[4] : https://www.analog.com/en/resources/analog-dialogue/articles/thermistor-temperature-sensing-system-part-1.html

[5] : https://www.ti.com/lit/an/sbaa535a/sbaa535a.pdf?
ts=1724267035613&ref_url=https%3A%2F%2Fwww.ti.com%2Fproduct%2FTLA2021%3Fdcmp%3Ddsproject%26hqs%3Dsw%26%26bm-verify%3DAAQAAAAJ____wJ_QlOS9j7DLj_7lH1UwQrNp6hd70cJ3f9o-ZSa3ZvV1A9f7gTXLBTjVVRQowBPSPVb05qKdKwpVWUWtH9-y5BS5hFbJ6UJcMRtgzYH8ld5y4mTyJc3RSFN4C1qHR8Ugm-xBL3rujxJksce1hg1ZAXQxqPxtcVHIyaPlSPZHHiFNuvfo31vs6kyP1nP0uHB2_Ho6CheKgEAKSLpOUOVLa1bQYxIC_izYnNTOFS5BRw8hT1-neD9eooUtJYGC96wX4LxBGGcATm4kaMmJqTVyYgmD-35ipfhuzUdmFkBKnSWp-UUcTkncerFkw

Pour aller plus loin :

LDO

On pourrait ajouter un LDO afin de fournir la tension d'excitation du pont de jauges. En effet, il aurait été intéressant d'intégrer à notre PCB le composant REF6225IDGKR de la carte d'évaluation, permettant de fournir un 3.3V "propre".

LDO	DC/DC
Bonne stabilité	Grande efficacité
Réponse rapide	Large plage de tension d'entrée
Faibles oscillations en sortie	

À très bas courant, le LDO sera meilleur car son rendement se dégrade moins que le DC/DC.