

7-14章 习题

助教：胡亚敏

7.补充题1 编写一个短的可由C++使用的汇编语言模块，该程序将一个数字变为其绝对值。程序名为Abs，假定数字是一个32位有符号整数。

.586

.model flat, C

.stack 1024

.code

public Abs

**Abs proc uses ebx, **

absdata: dword

mov eax, absdata

test eax, 80000000H

jz over

xor ebx, ebx

sub ebx, eax

mov eax, ebx

over: ret

Abs endp

end

8.13 设计一个名为ADDLIST PARA1, PARA2的宏，将 PARA1中的数与PARA2中的数相加。这里每个参数均代表一个存储区。在调用此宏前，相加的字节数用寄存器CX表示。

```
ADDLIST MARCO PARA1,  
PARA2
```

```
    LOCAL ADD1
```

```
    PUSH SI
```

```
    PUSH DI
```

```
    PUSH CX
```

```
    MOV SI, OFFSET PARA1
```

```
    MOV DI, OFFSET PARA2
```

```
ADD1:MOV AL, [SI]
```

```
    ADD AL, [DI]
```

```
    MOV [SI], AL
```

```
    INC SI
```

```
    INC DI
```

```
    LOOP ADD1
```

```
    POP CX
```

```
    POP DI
```

```
    POP SI
```

```
ENDM
```

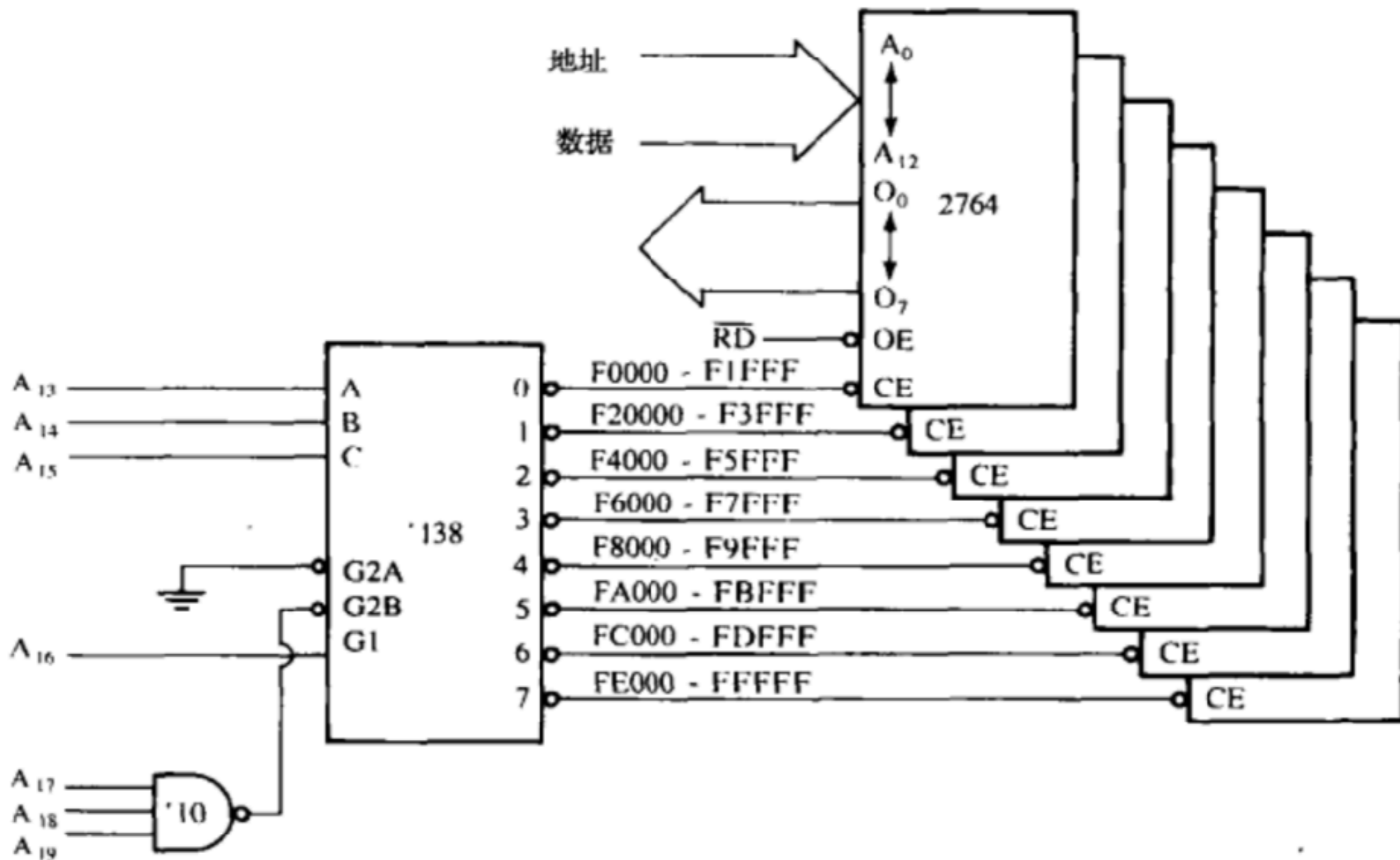
10.15 DRAM的~CAS和~RAS输入的运用是什么？

- RAS：行地址选通
- CAS：列地址选通

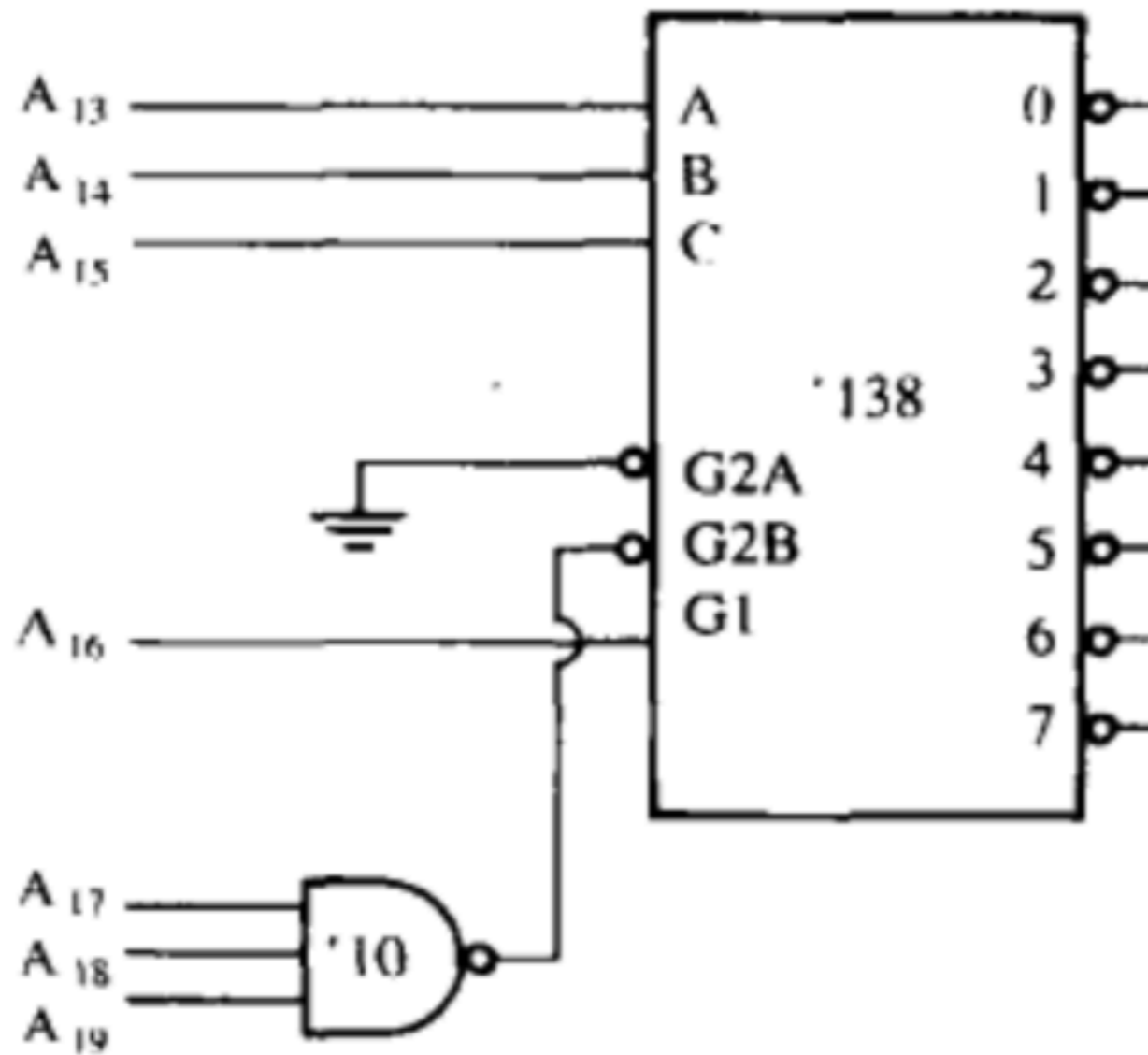
工作方式：

1. 当指定dram单元时，根据行地址与列地址选择所访问的单元。
2. 在RAS的下降（由高电平向低电平的变化时刻）过程中，地址引脚作为行地址，锁存于DRAM内部。
3. 行地址之后，如果CAS有效，则DRAM将地址引脚的状态作为列地址提取到内部。根据列地址，其中一个列选择开关被选择，而处于ON状态，公用数据线上出现数据。

10.21 修改下图中的电路，使其寻址存储器的地址范围为70000H~7FFFFH。

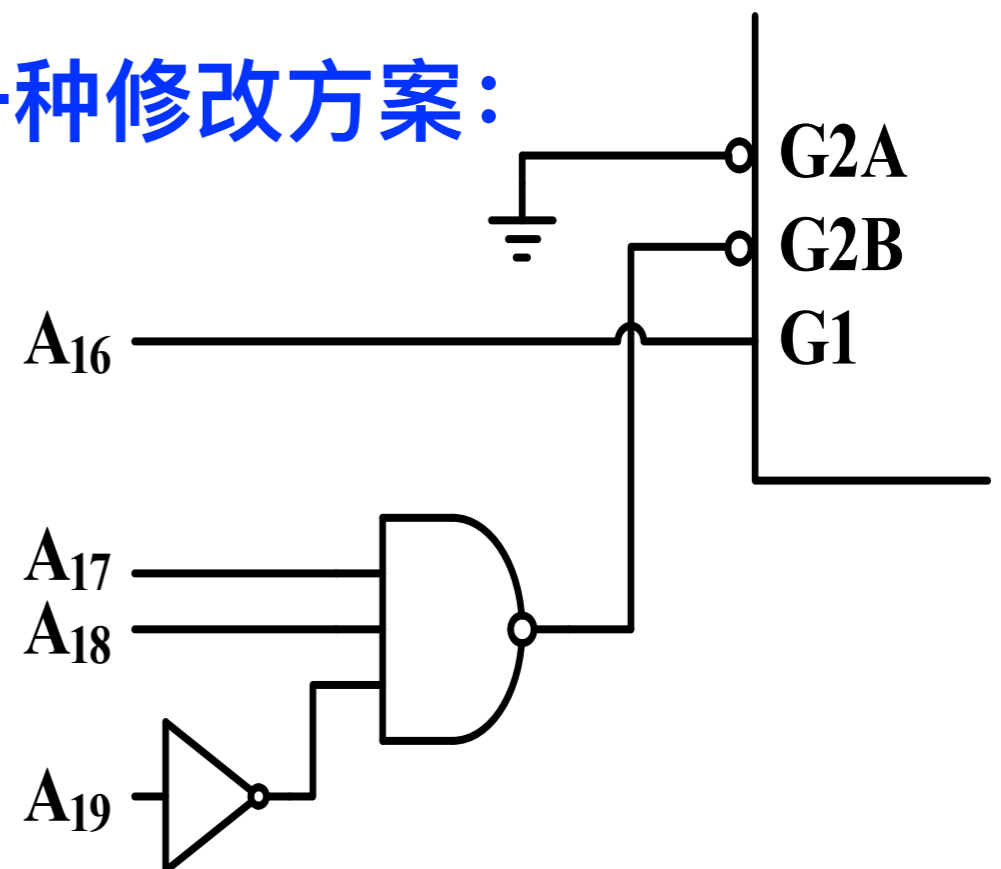


10.21 修改下图中的电路，使其寻址存储器的地址范围为70000H~7FFFFH。



74LS138有3个附加的控制端 $G1$ 、 $G2B$ 、 $G2A$ 。
当 $G1=1$ 、 $G2B+G2A=0$ 时，译码器处于工作状态。

一种修改方案：



11.5 16位IN指令将数据输入到哪个寄存器？

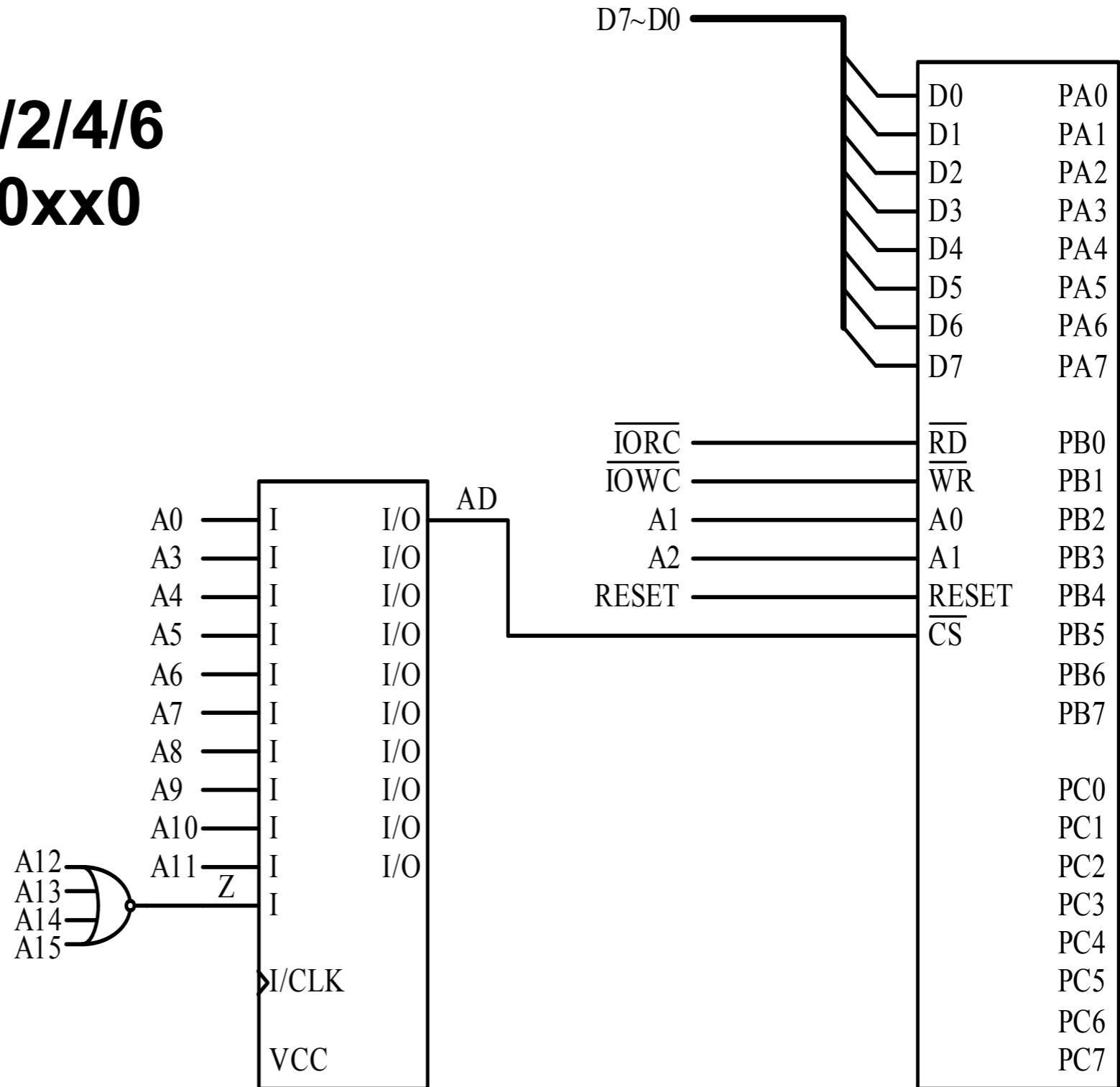
AX寄存器

11.25 I/O端口地址为0010H的一个8位I/O设备，在 Pentium 4中与哪些数据总线引脚相连？

D0~D7

11.31 使用一个PLD，将一个82C55连接到8086微处理器上，使其I/O地址为0380H、0382H、0384H和0386H。

0 3 8 0/2/4/6
0000 0011 1000 0xx0



11.31 使用一个PLD，将一个82C55连接到8086微处理器上，使其I/O地址为0380H、0382H、0384H和0386H。

```
library ieee;  
use ieee.std_logic_1164.all;
```

```
entity DECODER_11_31 is  
port (  
    Z, A11, A10, A9, A8, A7, A6, A5, A4, A3, A0: in STD_LOGIC;  
    AD: out STD_LOGIC  
);  
end;
```

```
architecture V1 of DECODER_11_31 is  
begin  
    AD <= not ( Z and not A11 and not A10 and A9 and A8 and A7  
    and not A6 and not A5 and not A4 and not A3 and not A0 );  
end V1;
```

11.43 写出一个程序，确定当82C55工作在选通输出方式下时PC₄是否为逻辑1。

```
TEST_PC4 PROC NEAR
    .REPEAT
        IN AL, PORTC
        TEST AL, 10H
    .UNTIL !ZERO?
    ...
    RET
TEST_PC4 ENDP
```

operator ! (MASM Run Time)

📅 11/04/2016 • ⌚ 2 minutes to read • Contributors 👤 🌐 🌐 🌐

Logical negation. Used only within `.IF`, `.WHILE`, or `.REPEAT` blocks and evaluated at run time, not at assembly time.

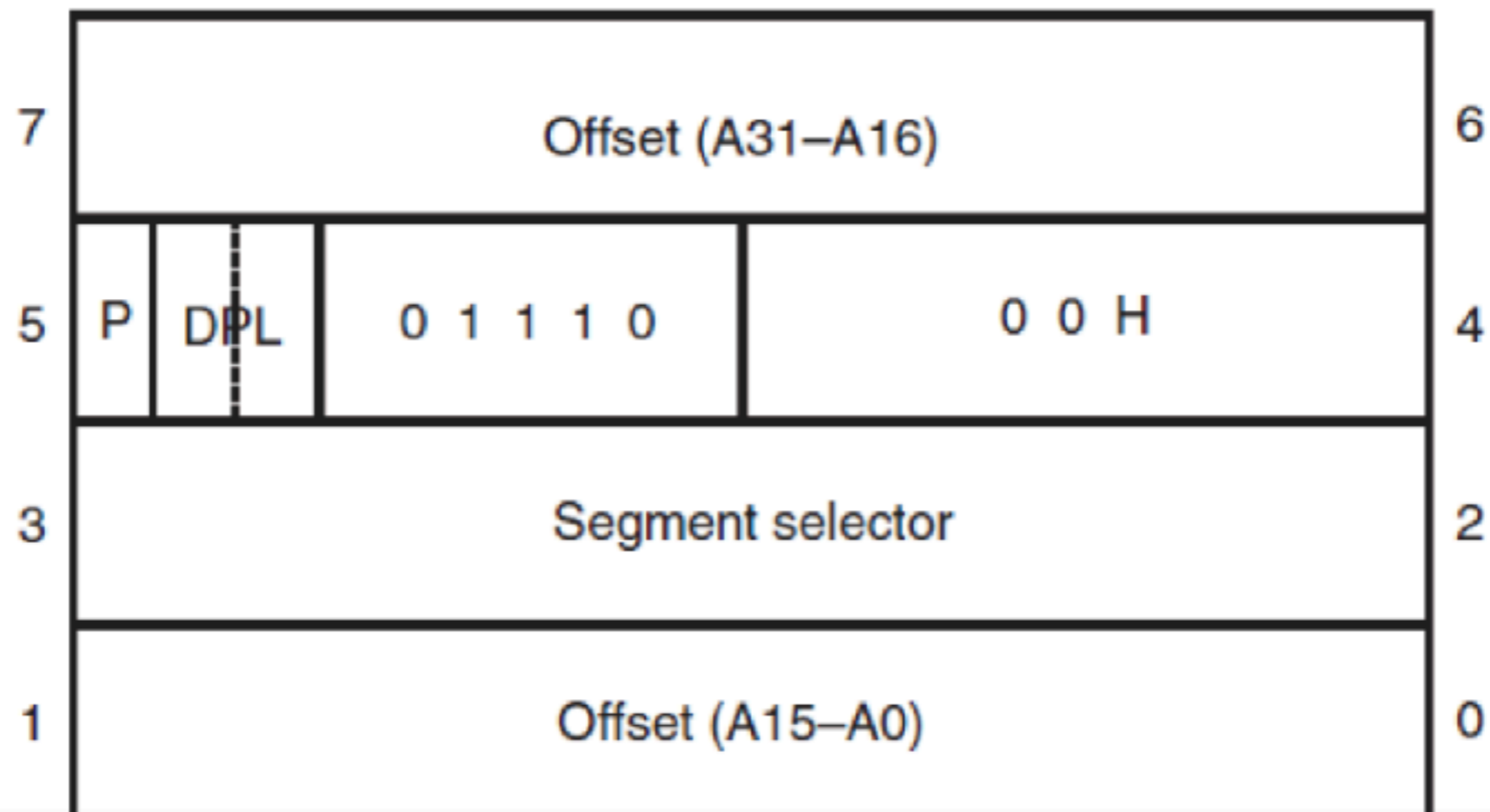
operator ZERO?

📅 11/04/2016 • ⌚ 2 minutes to read • Contributors 👤 🌐 🌐 🌐

Status of zero flag. Used only within `.IF`, `.WHILE`, or `.REPEAT` blocks and evaluated at run time, not at assembly time.

12.13 每个保护模式中中断描述符包含什么信息？

- 中断服务程序的地址：Segment Selector和Offset
- 描述符是在内存中：P
- 描述符特权级：DPL



12.27 激活~INTA信号是为了NMI引脚吗？

- 不是。

~INTA信号用于响应INTR输入的一个输出引脚，将向量类型号加载到数据总线D7~D0上。

13.9 描述当HOLD和HLDA引脚为逻辑0时对微处理器和DMA控制器的作用。

- HOLD引脚为输入引脚，用于请求DMA操作，可称为DMA请求输入；
- HLDA引脚为输出引脚，用于响应DMA操作，可称为DMA允许信号。
- HOLD=0，HLDA=0，说明微处理器没有收到DMA请求，DMA控制器不执行任何操作，而微处理器正常工作，拥有总线的使用权。

14.17 什么是NaN?

- NaN (Not a Number, 非数) 是计算机科学中数值数据类型的一个值, 表示未定义或不可表示的值。常在浮点数运算中使用。
- 在IEEE 754-1985浮点数标准中, 用指数部分全为1、小数部分非零表示NaN。

14.23 使用汇编语言伪操作码写出实现以下要求的语句：

- (a) 将23.44存入名为FROG的双精度浮点存储单元中。
- (b) 将-123存入名为DATA3的32位带符号整型存储单元中。
- (c) 将-23.8存入名为DATA1的单精度浮点存储单元中。
- (d) 保留一个名为DATA2的双精度存储单元。

a) FROG REAL8 23.44

b) DATA3 DD -123

c) DATA1 DD -23.8

d) DATA2 REAL8 ?

说明：

- 使用汇编语言**存储浮点数**时：
 - 用**DD**伪指令存储单精度浮点数；
 - 用**DQ**伪指令存储双精度浮点数；
 - 用**DT**伪指令存储扩展精度浮点数。
- MASM6.11版本中，用**REAL4**取代DD；**REAL8**取代DQ；**REAL10**取代DT。

14.43 编写一个过程，求矩形面积 $A=L*W$ 。存储单元为单精度浮点单元A、L和W。

```
L      DD 4
W      DD 5
A      DD 0

AREA PROC NEAR
      FLD  L
      FLD  W
      FMUL
      FSTP A
AREA ENDP
```

- **FLD**: 将内存浮点数据装入由ST指向的内部栈顶。
- **FMUL**: 以栈顶作为源操作数，次栈顶为目的操作数。用弹出操作从堆栈移走栈顶的源操作数，使得目的寄存器的结果保留在栈顶。
- **FSTP**: 将栈顶内容复制到内存或协处理器寄存器中，然后从栈顶弹出该数据。

14.45 编写一个过程，产生一个从整数2到10的平方根表，结果必须为单精度浮点数，存入名为ROOTS的数组中

- **FSQRT：求平方根。**

- 格式：FSQRT**

- 功能：求栈顶数据的平方根，将平方根存于栈顶。**

- 若对负数求平方根，则会出现非法错误，此时状态寄存器的IE位置位。**